

dr hab. inż. Remigiusz Wiśniewski, prof. UZ  
Instytut Sterowania i Systemów Informatycznych  
Uniwersytet Zielonogórski

Zielona Góra, 08.12.2022

POLITECHNIKA ŚLĄSKA  
Biuro Rady Dyscypliny  
Automatyka, Elektronika, Elektrotechnika  
i Technologie Kosmiczne  
wpłynęło dnia 15.12.2022 r.  
nr 35 zał.

## **Recenzja rozprawy doktorskiej mgr inż. Ernesta Antolaka**

### ***Opracowanie efektywnej metodologii dopasowywania struktury sprzętowej oraz optymalizacja zasobów systemu PRET do wymagań czasowych zadań***

(podstawą opracowania recenzji jest uchwała nr 62/2022 Rady Dyscypliny Automatyka, Elektronika i Elektrotechnika Politechniki Śląskiej z dnia 20 września 2022r.)

#### **1. Przedstawienie informacji o ocenianej rozprawie doktorskiej**

Praca doktorska Pana mgr. inż. Ernesta Antolaka wpisuje się w aktualny nurt projektowania oraz analizy systemów czasu rzeczywistego. Systemy tego typu znajdują zastosowanie w newralgicznych obszarach ludzkiego życia, m.in. aparaturze medycznej, czy systemach komunikacyjnych, w których kolejność wykonywanych zadań w założonym czasie jest szczególnie istotna. Doktorant podjął się ambitnego zadania opracowania własnej architektury systemu czasu rzeczywistego w formie modelu opisanego z zastosowaniem języka opisu sprzętu Verilog. Przygotowany model został zaimplementowany oraz sprawdzony w rzeczywistym układzie programowalnym FPGA. Poza właściwą architekturą systemu, doktorant opracował zestaw algorytmów umożliwiających harmonizowanie zadań. Co istotne, opracowana metodologia pozwala na zastosowanie odpowiedniej strategii (redukcja zasobów lub energii), w zależności od wymagań projektowych.

Uważam, że temat recenzowanej rozprawy doktorskiej Pana mgr. inż. Ernesta Antolaka jest interesujący, aktualny i ważny technicznie. Teza główna oraz tezy pomocnicze pracy zostały sformułowane precyzyjne, a stopień złożoności, znaczenie naukowe i zakres zadań odpowiadają ustawowym i zwyczajowym wymogom stawianym rozprawie doktorskiej.

#### **2. Ocena merytoryczna rozprawy**

Rozprawa stanowi tematycznie spójną całość. Składa się z 9 rozdziałów (wraz ze wstępem, podsumowaniem oraz spisem literatury) oraz trzech dodatków. Zasadniczą część rozprawy stanowią rozdziały 4-6 poświęcone zaproponowanej autorskiej koncepcji systemu czasu rzeczywistego.

Rozdział 1 uzasadnia celowość podjęcia tematu, formułuje tezę pracy oraz cztery tezy pomocnicze. Teza oraz cztery tezy pomocnicze zostały precyzyjnie sformułowane. Czytelnik nie ma wątpliwości, co Autor chce zbadać i jakie metody naukowo-badawcze zastosować.

Rozdział 2 przedstawia aktualny stan wiedzy. Doktorant dokonał przeglądu wybranych rozwiązań dotyczących systemów czasu rzeczywistego. W szczególności, skupiono się na omówieniu metodologii przeplotu wątków w systemach operujących na przetwarzaniu potokowym. Autor poruszył najistotniejsze aspekty związane z realizacją tego typu systemów, z uwzględnieniem sposobu przetwarzania danych czy realizacji pamięci.

Wstępne założenia opracowanego systemu zawarto w rozdziale 3. Syntetycznie przedstawiono sposób realizacji systemu, docelową platformę sprzętową (zawierającą układ programowalny FPGA) oraz zastosowane oprogramowanie.

Rozdziały 4 oraz 5 poświęcono autorskiej koncepcji systemu czasu rzeczywistego. W rozdziale 4 przedstawiono funkcjonalny zarys idei, natomiast rozdział 5 szczegółowo omawia poszczególne aspekty realizacji systemu. Swoistą kwintesencją przedstawionych koncepcji jest autorski kompilator zadań, umożliwiający przygotowanie instrukcji w kodzie maszynowym (w formie pamięci programu) na potrzeby testowania opracowanego systemu.

Rozdział 6 dotyczy metodologii harmonogramowania zadań w opracowanym systemie czasu rzeczywistego. Autor dokonał rzetelnego przeglądu istniejących metod, a następnie zaproponował własne algorytmy statycznego harmonogramowania zadań na podstawie wybranej strategii. Istotnym aspektem jest autorski symulator obliczający częstotliwość wykonanych zadań. W mojej opinii rozdział ten stanowi główną część naukowo-badawczą pracy doktorskiej i świadczy o bardzo dużej wiedzy oraz dojrzałości naukowej doktoranta.

Metodologię testowania systemu omówiono w rozdziale 7. Przedstawiono scenariusze testowe oraz zastosowane techniki weryfikacji i walidacji systemu. Wyniki badań zostały gruntownie przeanalizowane oraz omówione, także pod kątem użytych zasobów sprzętowych układu FPGA.

W rozdziale 8 Autor podsumował rozprawę oraz przedstawił praktyczne zalecenia dla projektantów systemów czasu rzeczywistego. Natomiast w rozdziale 9 zawarto spis literatury.

Za najważniejsze, oryginalne elementy rozprawy uważam:

- Opracowanie oraz realizacja autorskiej koncepcji systemu czasu rzeczywistego.
- Propozycja konfigurowalnej architektury systemu czasu rzeczywistego opisanego z zastosowaniem języka opisu sprzętu Verilog, pod kątem realizacji w układzie programowalnym FPGA.
- Opracowanie oraz realizacja autorskiego algorytmu harmonogramowania zadań na podstawie wybranej strategii.
- Opracowanie oraz realizacja autorskiego symulatora obliczającego częstotliwość wykonanych zadań.
- Opracowanie scenariuszy testowych oraz przeprowadzenie gruntownych badań eksperymentalnych.

Podsumowując ten fragment recenzji stwierdzam, że cele pracy zostały osiągnięte.

Dodatkowo, w kontekście oceny merytorycznej chciałbym również wypunktować pozytywne aspekty pracy. Elementy te nie wiążą się bezpośrednio z wyżej wymienionymi osiągnięciami, niemniej w mojej opinii zasługują na uwypuklenie:

- bardzo ciekawy i jednocześnie praktyczny przykład systemu bezpieczeństwa, który znajduje zastosowanie w samochodzie (Rozdział 4.1);
- gruntowny i rzetelny przegląd aktualnego stanu wiedzy;
- ogólnie: na duży plus zaliczam zastosowanie w proponowanym rozwiązaniu koncepcji przetwarzania potokowego (i równoległego);
- bardzo dużym plusem jest gruntowna analiza ograniczeń proponowanej techniki oraz związane z tym wnioski (np. możliwe zastosowanie indywidualnych modułów pamięci przypisanych do wątków; analiza energooszczędności systemu, itp.).

Rozprawa doktorska ma również swoje słabe strony i pewne niedociągnięcia, które podzieliłem na dwie części, grupując je w postaci uwag krytycznych oraz uwag szczegółowych. Jednocześnie chciałbym wyraźnie zaznaczyć, że sekcja „uwagi krytyczne” ma charakter dyskusyjny i dotyczy moich pytań oraz wątpliwości, które pojawiły się w trakcie recenzji rozprawy.

### **3. Uwagi krytyczne, wątpliwości, pytania**

1. Rozdział 6.3: mam wątpliwości co do przedstawionych metodologii podziału zadań. Przede wszystkim: metodologie pokazane na rysunku 54 nie odpowiadają opisom (str. 90-91). W tekście jest mowa o dwóch „strategiach” („minimalnej liczby rdzeni” oraz „minimalizacji energii zużywanej przez system”), podczas gdy na rysunku pokazano trzy „metodologie” („minimalizacja zasobów”, „maksymalizacja zasobów”, „redukcja zapotrzebowania na moc”). Ponadto, mam bardzo duże wątpliwości co do użytej terminologii, np. w przypadku „maksymalizacji zasobów”. Rozumiem sam sens metodologii, jednakże tak sformułowany termin wydaje się być mocno niefortunny, gdyż celem strategii jest jak największe zrównoleglenie obliczeń i minimalizacja częstotliwości pracy, natomiast „maksymalizacja zasobów” jest środkiem (efektem) do uzyskania tego celu (znacznie bardziej adekwatne jest sformułowanie „maksymalizacja liczby rdzeni” użyte w rozdziale 6.3.1.2).
2. Rozdział 6.5. zdanie: „Podczas wykonywania instrukcji wątków SHT (5.3.4.3 Typy obsługiwanych wątków, strona 78) różnica między maksymalnym, a minimalnym czasem wykonania zadania jest minimalna.” jest niezrozumiałe i (najprawdopodobniej) niepoprawnie sformułowane (przynajmniej od strony językowej, lecz mam także wątpliwości od strony poprawności logicznej). Generalnie, wydaje się, że Autor nadużywa w pracy pojęć „maksymalny”, „minimalny”, „optymalny”, itp. (oczywiście jest to w pełni uzasadnione np. w przypadku oszacowania „maksymalnej liczby cykli” sygnału zegarowego - patrz: np. wzory (22)-(23)).

3. Rozdział 7: z opisu wynika, że Autor pracy nie tylko przeprowadził weryfikację, lecz także walidację opracowanego systemu. Wydaje mi się, że w niektórych miejscach termin „weryfikacja” jest w tym rozdziale użyty niewłaściwie i odnosi się do walidacji systemu.
4. Rozdział 7: doceniam przeprowadzone badania oraz zamieszczone szczegółowe wyniki, jednakże brakuje syntetycznego podsumowania uzyskanych rezultatów. Rozdział składa się z ponad czterdziestu stron, prezentując różne konfiguracje oraz metodologie badawcze, lecz tych zestawień jest zbyt dużo i trudno odnaleźć się w „gąszczu” wykresów oraz tabel.
5. Rozdział 8 („Podsumowanie”): na stronie 187 pojawia się informacja o złożoności obliczeniowej opracowanego algorytmu harmonogramowania. Pomimo, że jest to stanowczy i jednoznaczny wynik, w pracy zdecydowanie brakuje szczegółowej analizy dotyczącej estymacji złożoności obliczeniowej algorytmu. W jaki sposób oszacowano złożoność obliczeniową? Co oznacza parametr  $n$ ? Mam też bardzo duże wątpliwości co do poprawności oszacowanej złożoności: skoro przyjęto notację „dużego O”, dlaczego pojawia się suma? Ponadto należy zauważyć, że pokazana złożoność NIE JEST równa rozwiązaniu [96] (jak twierdzi Autor) – algorytm pokazany w [96] ma liniową złożoność obliczeniową, a w rozprawie pokazano złożoność liniowo-logarytmiczną.

#### 4. Uwagi szczegółowe

1. Uwaga ogólna: od strony językowej praca została napisana poprawnie i starannie. Nie dostrzegłem poważniejszych błędów językowych, a nawet literówek. Małym mankamentem są kolokwializmy oraz użyty żargon, co można zauważyć zwłaszcza w opisach dotyczących szczegółów technicznych omawianych rozwiązań.
2. Brak konsekwencji w rozwinięciu skrótów, np. str. 5: RTOS (brak rozwinięcia), PRET (skrót rozwinięty).
3. Niektóre rysunki zaprezentowano w j. angielskim (np. rys. 4, rys. 5), pochodzą one z innych prac. Wprowadzcie opatrzoną je wyraźną adnotacją wskazując źródło, jednakże w mojej opinii Autor powinien wykazać się większym zaangażowaniem i samodzielnie przygotować tego typu rysunki (zwłaszcza, że są one nieprecyzyjne i niewyraźne, np. rys. 5). Z kolei na Rys. 14 występuje zarówno j. polski, jak i angielski, wydaje mi się, że można tu było ujednoczyć (np. zamiast „core” – „rdzeń”, itp.).
4. Strona 19, błąd językowy/logiczny: „Ponieważ, jak wspomniano omawiany system został zaimplementowany w języku opisu sprzętu Verilog.” – to zdanie nie ma logicznego sensu.
5. Strona 30: „Rozwiązanie A jest więc bardziej optymalne (...)” – to zdanie jest niepoprawne, „optymalne” oznacza najlepsze z możliwych, tak więc nie może być „bardziej optymalne” rozwiązanie (domyślam się, że Autor miał tu na myśli słowo „korzystniejsze” lub „lepsze”). Podobne stwierdzenie („najbardziej optymalny”) można znaleźć na stronie 39.

6. Strona 38, druga linia: „jedną instrukcje” -> „jedną instrukcję”.
7. Rysunki 20, 21, 23, 24 są niewyraźne. Jest to co najmniej dziwne, gdyż są to wartości tekstowe (fragmenty kodów).
8. Strona 90/91: „Drugim algorytm sterowania (...)” -> „Drugim algorytmem (...)”.
9. Rozdział 6.3.1.2: „Metodologia ta powinna dążyć do maksymalizacji rdzeni systemu” -> „(...) maksymalizacji liczby rdzeni systemu”.

Należy jednoznacznie stwierdzić, że powyższe uwagi szczegółowe wyspecyfikowano z opiniodawczego obowiązku i nie obniżają one wartości merytorycznej rozprawy.

## **5. Ocena końcowa rozprawy**

Podsumowując stwierdzam, że rozprawa doktorska Pana mgr. inż. Ernesta Antolaka stanowi oryginalne rozwiązanie problemu naukowego i spełnia warunki określone w art. 187 ustawy z dnia 20 lipca 2018 r. - *Prawo o szkolnictwie wyższym i nauce*. Autorskie osiągnięcia przedstawione w rozprawie wnoszą istotny wkład w rozwój dyscypliny Automatyka, Elektronika i Elektrotechnika, wobec czego wnoszę o przyjęcie rozprawy doktorskiej i dopuszczenie jej do publicznej obrony.

Remigiusz Wisniewski