

Dr hab. inż. Roman Stanisław Deniziak, Prof. PŚk
Katedra Systemów Informatycznych
Wydział Elektrotechniki, Automatyki i Informatyki
Politechnika Świętokrzyska
ul. 1000-lecia Państwa Polskiego 7
25-314 Kielce

Kielce, 13.12.2022

POLITECHNIKA ŚLĄSKA
Biuro Rady Dyscypliny
Automatyka, Elektronika, Elektrotechnika
i Technologie Kosmiczne
wpłynęło dnia 16.12.2022 v
nr 36 zał.

Recenzja rozprawy doktorskiej dla Rady Dyscypliny Automatyka, Elektronika, i Elektrotechnika Politechniki Śląskiej

Tytuł rozprawy: Opracowanie efektywne metodologii dopasowywania struktury sprzętowej oraz optymalizacja zasobów systemu PRET do wymagań czasowych zadań

Autor rozprawy: mgr inż. Ernest Antolak

Promotor rozprawy: dr hab. inż. Andrzej Pułka, prof. Pol. Śl.

1. Cel, zakres i charakter rozprawy

Rozprawa dotyczy metodyki projektowania systemów wbudowanych czasu rzeczywistego o przewidywalnym czasie wykonania zadań. Tradycyjne procesory stosują różne techniki przyspieszania wykonywania instrukcji, których skuteczność jest zależna od wielu czynników takich jak zależności pomiędzy danymi, zależności pomiędzy instrukcjami, kontekst wykonania aplikacji, organizacja pamięci podręcznych. W efekcie trudno jest przewidzieć czas wykonania danego zadania, co jest szczególnie istotne w przypadku systemów czasu rzeczywistego. Aby rozwiązać ten problem zaproponowano koncepcję PRET – architektury komputerowych o dokładnej przewidywalności czasu wykonania zadań. Tematyka pracy skupia się na metodologii projektowania takich systemów.

Metodologia zaprezentowana w pracy bazuje na zaproponowanej konfigurowalnej architekturze procesora potokowego oraz opracowanych metodach szeregowania wątków. Dla zadanej aplikacji, w formie zbioru zadań wraz z ograniczeniami czasowymi, zaproponowana metodologia umożliwia uzyskanie docelowej architektury z wbudowanymi mechanizmami wykonywania poszczególnych wątków w taki sposób aby zapewnić spełnienie wszystkich ograniczeń czasowych. Metodologia umożliwia optymalizację architektury zarówno pod kątem kosztu (liczby rdzeni) jak i poboru energii (minimalizacji częstotliwości taktowania). Zaprezentowane podejście łączy zatem koncepcję PRET, zaproponowaną przez zespół z Uniwersytetu w Berkeley, z koncepcją procesorów konfigurowalnych zaproponowaną przez firmę Tensilica.

Celem pracy było opracowanie metodologii jednoczesnej optymalizacji architektury i szeregowania wątków, ukierunkowanej na określoną klasę systemów wbudowanych, dla których krytycznym aspektem jest przewidywalność czasowa. Doktorant uznał, że dzięki dostosowaniu architektury systemu do wymagań funkcjonalnych i czasowych, uzyska się implementację systemów o wysokiej efektywności. Sformułował to w postaci następującej tezy rozprawy:

„Metodologia dopasowywania struktury oraz zasobów systemu PRET do wymagań czasowych wykonywanych zadań, pozwala na efektywną implementację sprzętową krytycznie przewidywalnego systemu czasu rzeczywistego”

W celu wykazania tezy Autor zaproponował konfigurowalną architekturę procesora potokowego, następnie opracował metody przydziału wątków do rdzeni procesora oraz metody szeregowania wątków z zastosowaniem przeplotu. Skuteczność zaproponowanej metodologii została oceniona poprzez szereg eksperymentów pokazujących możliwości optymalizacji kosztu i poboru energii a także ocenę jakości uzyskanych rozwiązań.

Praca ma charakter projektowo-doświadczalny. Doktorant zaprojektował rozwiązania stanowiące elementy proponowanej metodologii następnie ocenił efektywność metodologii na drodze symulacyjnej oraz poprzez pomiary implementacji uzyskanych rozwiązań w technologii FPGA.

2. Zawartość rozprawy

Rozprawa składa się z 8 rozdziałów, trzech dodatków, bibliografii oraz spisu oznaczeń. Rozdział pierwszy zawiera wprowadzenie do tematyki rozprawy, przedstawiona została tu motywacja do podjęcia badań w tematyce rozprawy oraz cel i teza pracy. W rozdziale 2 przedstawiono przegląd wybranych rozwiązań z zakresu zapewnienia w systemach wbudowanych przewidywalności czasowej wykonywanych zadań. Rozdział 3 zawiera opis założeń dotyczących środowiska implementacji opracowanych w ramach pracy rozwiązań. Implementacja miała na celu weryfikację i testowanie opracowanych rozwiązań. W rozdziale 4 doktorant przedstawił ogólną architekturę proponowanego systemu PRET. Przedstawiona została koncepcja, która szczegółowo została opisana w następnych rozdziałach. Rozdział 5 zawiera opis implementacji systemu ze szczególnym uwzględnieniem zaproponowanego sposobu przetwarzania potokowego, konfigurowalności systemu, organizacji pamięci, budowy magistrali systemu. W rozdziale 6 doktorant opisał szczegółowo proponowane rozwiązanie w zakresie szeregowania wątków. Jest to główny rozdział pracy zawierający opis opracowanych algorytmów i strategii szeregowania stanowiących istotę przyjętej metodologii projektowania systemów PRET. Rozdział 7 zawiera opis wykonanych eksperymentów. Doktorant przedstawił analizę opracowanych rozwiązań pod kątem zużytych zasobów FPGA, poboru energii, wydajności, przewidywalności czasowej. Praca kończy się podsumowaniem i wnioskami a także pewnymi wskazówkami dla projektantów systemów PRET. W załącznikach autor przedstawił szkice algorytmów, które opracował i opublikował w artykułach naukowych, dane liczbowe z procesu weryfikacji rozwiązania oraz opis mechanizmu kontroli czasu wykonania.

3. Poprawność i oryginalność postawionej tezy, stopień w jakim teza została wykazana

Teza pracy jest oryginalna, ale jest sformułowana w sposób intuicyjny, przez co sformułowanie tezy jest niezbyt precyzyjne i niejednoznaczne. Dopiero tezy pomocnicze doprecyzowują istotę problemu badawczego. Pierwsza teza pomocnicza określa, że dopasowanie struktury i zasobów polega na stworzeniu sparametryzowanej architektury systemu, konfigurowalnej na podstawie parametrów zadań, jakie ma realizować system. Pozostałe 3 tezy pomocnicze precyzują co jest rozumiane jako „efektywna implementacja systemu”, zgodnie z tymi tezami jest to implementacja o znanych maksymalnych i minimalnych czasach wykonania zadań, w której dostęp do danych innych zadań nie powoduje nieprzewidywalności czasowych oraz zoptymalizowana pod kątem kosztu i/lub poboru energii. Zatem biorąc pod uwagę łącznie tezę i tezy pomocnicze może stwierdzić, że teza jest sformułowana poprawnie.

Doktorant wykazał słuszność tezy poprzez zaprojektowanie odpowiednich rozwiązań oraz wykazanie skuteczności tych rozwiązań na podstawie wykonanych eksperymentów. Proponując opisaną w języku Verilog autorską, sparametryzowaną architekturę systemu

PRET, konfigurowalną parametrami zadań takimi jak: ograniczenie czasowe, złożoność (liczba instrukcji), liczba zadań, doktorant wykazał pierwszą tezę pracy. Wykonując eksperymenty dla zaproponowanej metody harmonogramowania wątków, Doktorant wykazał drugą tezę. Trzecia teza została udowodniona eksperymentalnie poprzez opracowanie i implementację mechanizmu wymiany danych między wątkami oraz wykonanie eksperymentów. Proponując algorytmy podziału zadań pomiędzy zasoby, minimalizującą wymagane zasoby lub pobór energii, oraz weryfikację eksperymentalną skuteczności tych algorytmów, Doktorant wykazał słuszność czwartej tezy. Udowadniając eksperymentalnie wszystkie tezy pomocnicze jednocześnie Doktorant wykazał słuszność tezy głównej pracy.

4. Analiza źródeł

Wykaz literatury zawiera 98 pozycji, z czego:

- 39 pozycji są artykuły w czasopismach naukowych w tym 3 publikacje współautorskie autora rozprawy,
- 30 referatów konferencyjnych,
- 19 to publikacje naukowe w formie monografii, rozpraw i podręczników, w tym współautorem jednego rozdziału jest autor rozprawy,
- 10 to publikacje w formie raportów technicznych i dokumentacji.

Zdecydowana większość publikacji jest stosunkowo nowa, z okresu ostatnich 20 lat, ponadto około 95% pozycji bibliograficznych są to publikacje o zasięgu międzynarodowym. Zatem można uznać, że wykaz źródeł jest aktualny i obejmuje stan wiedzy na poziomie ogólnosiwiatowym. W tym kontekście można stwierdzić, że autor wykazał się wystarczającą wiedzą z zakresu tematyki pracy.

W poszczególnych rozdziałach Autor odwołuje się do aktualnych rozwiązań związanych z tematyką rozprawy. W szczególności w rozdziale 1 przedstawił wprowadzenie do tematyki pracy na tle realizowanych na świecie badań, w rozdziale 2 Doktorant przedstawił przegląd istniejących rozwiązań. W kolejnych rozdziałach autor odwołuje się do prac, na bazie których opracował własne rozwiązania. Autor odwołuje się nie tylko do publikacji naukowych, ale również do firmowych dokumentacji technicznych, świadczy to o tym że Autor posiada nie tylko wiedzę teoretyczną ale również wiedzę praktyczną na temat metod stosowanych w przemyśle.

5. Pozycja rozprawy w stosunku do stanu wiedzy i/lub stanu techniki reprezentowanych przez literaturę światową

Rozprawa dotyczy problemów projektowania systemów PRET. Jest to stosunkowo nowy kierunek badań realizowanych zaledwie w kilku ośrodkach badawczych, które wcześniej przez wiele lat zajmowały się metodyką projektowania systemów wbudowanych o architekturze wyspecjalizowanej dla danego zastosowania. Zatem ten kierunek badań można uznać jako jeden z kierunków ewolucji architektur systemów wbudowanych, obejmujących klasę takich systemów gdzie kluczową cechą jest przewidywalność czasowa. Dotyczy to systemów czasu rzeczywistego o twardych ograniczeniach, gdzie kluczową cechą jest przewidywalny czas wykonania zadań.

Praca bazuje na istniejących osiągnięciach w zakresie systemów PRET. Doktorant proponuje znaczące modyfikacje i uzupełnienia istniejących rozwiązań. Propozycje Autora są na tyle innowacyjne, że tworzą nową metodykę projektowania takich systemów, co stanowi istotny postęp w odniesieniu do aktualnego stanu wiedzy i techniki.

6. Znacznie uzyskanych wyników dla danej dyscypliny naukowej

Praca przedstawia wyniki w postaci opracowanych metod, algorytmów i propozycji architektury systemów PRET. Istotną zaletą pracy jest praktyczna weryfikacja opracowanych rozwiązań poprzez stworzenie implementowalnego modelu systemu i zaimplementowanie architektury systemu w technologii FPGA. Dzięki temu Doktorant nie tylko wykazał poprawność i efektywność zaproponowanej metodologii ale też stworzył gotowe komponenty, które mogą zostać wykorzystane w praktyce.

Główne osiągnięcia Autora, istotne z punktu widzenia rozwoju elektroniki, to:

1. Propozycja konfigurowalnej architektury systemu PRET.
2. Opracowanie algorytmów harmonogramowania wątków z uwzględnieniem przepływu i różnych klas zadań.
3. Opracowanie narzędzi do symulacji, analizy i projektowania systemów PRET.
4. Wykonanie eksperymentów pokazujących efektywność zaproponowanych rozwiązań.

Praca dotyczy tematyki badawczej związanej z metodami projektowania systemów wbudowanych. Jest to tematyka bardzo istotna w wielu dyscyplinach naukowych w szczególności w elektronice. Systemy wbudowane są stosowane niemal w każdej dziedzinie życia, a obszary zastosowań ciągle się powiększają. Jest wiele dziedzin, w których jakość projektowanych systemów jest niezwykle istotna. Dla takich przypadków bardzo ważne są efektywne metody projektowania zapewniające uzyskanie systemów o wysokiej jakości biorąc pod uwagę takie parametry jak: koszt, pobór energii czy niezawodność. W tym kontekście, wyniki przedstawione w pracy mają duże znaczenie w dziedzinie elektroniki, stanowią istotny wkład w rozwój metod projektowania systemów PRET.

7. Umiejętności autora do poprawnego i przekonującego przedstawienia uzyskanych wyników

Autor przedstawił uzyskane wyniki w sposób poprawny i przekonujący. Chociaż w wielu miejscach opisy przedstawionych zagadnień byłyby bardziej zrozumiałe, gdyby Autor ujął je w sposób bardziej formalny. W rozprawach naukowych wszystkie zagadnienia powinny być opisane w sposób jednoznaczny i zwięzły. Mimo, że Autor dla część zagadnień wprowadził formalne definicje to jednak brakuje formalnych definicji wielu kluczowych pojęć, przez co często opisy są mało precyzyjne, niejednoznaczne i zbyt rozwlekłe. W szczególności brakuje formalnych opisów algorytmów szeregowania (p. 6) np. w formie pseudokodu. Często też Autor wchodzi w niepotrzebne szczegóły, na przykład opisy szczegółów implementacyjnych są nieistotne i niepotrzebne z punktu widzenia zrozumienia opisywanych zagadnień.

Układ pracy jest logiczny, jednak zbyt często Autor odwołuje się „do przodu”. Wydaje się, że w wielu przypadkach można by tego uniknąć poprzez inną organizację treści. Tym nie mniej, praca jest zrozumiała i w miarę przejrzysta.

Ważnym elementem przedstawiającym w sposób przekonujący uzyskane wyniki jest odpowiednie zaplanowanie i prezentacja wyników eksperymentów. Autor w tym zakresie wykazał się wystarczającymi umiejętnościami. Przedstawił wyniki nie tylko w postaci liczbowej ale także wykresów podsumowujących jakość uzyskanych wyników i skuteczność poszczególnych rozwiązań. Ważny jest dobór eksperymentów, aby pokazać różne aspekty i różne przypadki zastosowań. W tym zakresie praca jest obszerna i zestaw eksperymentów jest w pełni wystarczający. Ważne jest również porównanie opracowanego rozwiązania z rozwiązaniami istniejącymi. Tutaj Autor miał ograniczone możliwości ale przedstawione porównanie wydaje się przekonujące i pokazuje przewagę proponowanego podejścia do metod znanych z literatury.

8. Główne wady i słabe strony rozprawy

Autor zrealizował główne cele i wykazał słuszność tez pracy, jednak można dostrzec pewne problemy oraz braki, które nie zostały w wystarczający sposób omówione i wymagałyby dokładniejszej analizy i przedyskutowania w pracy:

1. W algorytmie BLTS (str. 94) występuje krok określony jako „ręczna optymalizacja obciążeń rdzeni”. Czy tego kroku nie da się zautomatyzować? Przedstawiony problem przypomina klasyczny „problem plecakowy”, czy nie można tutaj dostosować jakiegoś z istniejących algorytmów aby automatycznie wykonać optymalizację. W przykładzie przedstawiającym ten krok (Tab.9, str. 99) przedstawiono wynik „ręcznej optymalizacji”, na jakiej zasadzie określono zadania, które zostały zamienione między rdzeniami?
2. W pracy nie przedstawiono żadnych praktycznych przykładów zadań, systemów, dla których zademonstrowano by praktyczną efektywność przedstawionej metodologii. Przyjęte założenia znacząco zawężają klasy systemów, dla których można zastosować metodologię. Przedstawienie nawet prostego przykładu rzeczywistego systemu pokazało jaka jest efektywność opracowanych metod w praktyce.
3. W p. 8.1 Autor wskazał złożoność obliczeniową opracowanego algorytmu szeregowania. Na jakiej podstawie została określona ta złożoność? Wcześniej w pracy nie przedstawiono ani formalnej specyfikacji algorytmu ani analizy złożoności obliczeniowej.
4. W definicji zadania SHT jest określone, że zadanie musi być wykonane w określonym czasie. Z drugiej strony zakłada się, że dla tych zadań różnica między maksymalnym a minimalnym czasem wykonania ma być jak najmniejsza. Czy pierwsze założenie nie implikuje, że różnica ta ma wynosić dokładnie 0?
5. Dla zadań SHT w algorytmach przedstawionych w p. 6.3 stosowane jest wyrównywanie wartości TFi tak aby były równe lub stanowiły wielokrotność najniższej wartości. Nie przedstawiono żadnego algorytmu w jaki sposób to się odbywa? Jest to problem optymalizacyjny zatem należałoby wskazać jak to optymalizować. Ponadto czy zmiana TFi dla SHT nie jest sprzeczne z koncepcją SHT tzn. po zwiększeniu TFi zadania te wykonają się szybciej, co w definicji SHT wskazane jest jako niedopuszczalne.
6. Nie jest zdefiniowany parametr C_L w równaniu (4) na stronie 34.
7. Nie jest zrozumiała dyskusja dotycząca architektury ze wspólną pamięcią wątków (str. 31). W przypadku takiej architektury nie powinno być problemów z komunikacją między wątkami, dlatego że nie ma potrzeby przesyłania danych między wątkami, komunikacja odbywa się poprzez wspólne zmienne. Tu problemem są konflikty dostępu do pamięci.
8. Proponowane podejście zakłada brak zależności pomiędzy zadaniami. W praktyce często są takie zależności np. niektóre zadania czekają na zakończenie poprzednich. Wtedy specyfikacja funkcji ma formę grafu zadań. Czy jest możliwe uwzględnienie takich zależności i takiego modelu specyfikacji w proponowanej metodologii?

Ponadto zastrzeżenia budzi redakcja i strona językowa rozprawy. Rozprawa zawiera wiele błędów redakcyjnych, drobnych błędów językowych i nieścisłości merytorycznych. Szczegółowe uwagi:

1. Autor często zamiennie stosuje pojęcie „wątek” oraz „zadanie”, pojawia się też pojęcie „sprzętowy wątek”. Wymienione pojęcia w nomenklaturze informatycznej często mają różne znaczenia,

2. Kilkukrotnie autor używa pojęcia „bardziej optymalny” lub „najbardziej optymalny”, takie pojęcie jest pleonazmem.
3. Pojęcie „deadline” jest przez autora często używane w sensie „czas maksymalny”. Nie są to pojęcia tożsame. Deadline oznacza chwilę czasową do której wykonywanie zadania musi się ukończyć, czas maksymalny określa maksymalny czas jaki należy poświęcić na wykonanie zadania.
4. Często autor używa zwrotów stanowiących pewne skróty myślowe lub pojęcia niejednoznaczne np. „odległość między identyfikatorami”, „długość zadania”, „moc obliczeniowa jaką potrzeba poświęcić na wykonanie zadania”, „maksymalna liczba instrukcji potrzebnych do wykonania” itp.
5. Wiele błędów redakcyjnych powtarza się wielokrotnie np. zamiast „zadanie” pojawia się „zdanie”, zamiast „przeplot” jest „przelot”.
6. Niektóre oznaczenia nie są wyjaśnione, przydatne byłoby oprócz wykazu skrótów umieścić również wykaz symboli używanych w pracy.
7. Rys 13 zawiera błąd, dostęp do pamięci jest w cyklu IF a nie ID (w tekście jest to opisane poprawnie).
8. Niektóre rysunki są mało czytelne i grafika jest słabej jakości.

Wyżej wymienione uwagi i zastrzeżenia nie umniejszają wysokiej wartości merytorycznej rozprawy. Zaproponowane rozwiązania są wartościowe, interesujące i mogą stanowić punkt wyjścia do dalszych prac.

9. Wnioski końcowe

Podsumowując, uważam że recenzowana rozprawa doktorska przedstawia oryginalne rozwiązanie zaprezentowanego w niej zagadnienia naukowego. Autor podjął w niej problem, który ma istotne znaczenie w dyscyplinie Elektronika. Trafnie określił założenia dotyczące jego analizy i potwierdził je wykonanymi eksperymentami. Wykazał się dobrą znajomością ogólnej wiedzy teoretycznej i praktycznej z zakresu tematyki pracy, a także umiejętnością samodzielnego prowadzenia pracy naukowej. Stwierdzam, że recenzowana praca spełnia wymogi stawiane rozprawom doktorskim i niniejszym wnoszę o dopuszczenie jej do publicznej obrony.