Gliwice, 24.09.2026

Opis rozprawy doktorskiej

Rozprawa doktorska dotyczy **wielowątkowego selektywnego wykonywania programów sterujących w programowalnych sterownikach logicznych (PLC)** z wykorzystaniem procesorów wielordzeniowych.

Głównym celem jest opracowanie sprzętowo-programowego rozwiązania umożliwiającego efektywne, przewidywalne i deterministyczne wykonywanie programów sterujących na procesorach wielordzeniowych. W ramach pracy analizowane są konwencjonalne sprzętowe i programowe mechanizmy synchronizacji oraz rozwiązania wykorzystujące przerwania międzyprocesorowe. Szczególną uwagę poświęcono narzutowi czasowemu, przewidywalności oraz deterministycznemu charakterowi synchronizacji.

W pracy opracowano dedykowany sprzętowy mechanizm semaforów przeznaczony do synchronizacji współbieżnie wykonywanych fragmentów programu. Zaproponowano również mechanizm synchronizacji typu *stalling-based*, którego działanie porównano z konwencjonalnymi oraz przerwaniowymi metodami synchronizacji.

Istotnym elementem pracy jest opracowanie zależnego od zależności dedykowanego bloku przetwarzania przeznaczonego dla kompilatora LLVM działającego na poziomie jego środkowego etapu. Mechanizm analizuje zależności danych i zależności obliczeniowe w programach PLC reprezentowanych w LLVM IR, automatycznie dzieli program na fragmenty możliwe do współbieżnego wykonywania, przydziela je do dostępnych rdzeni procesora oraz generuje wymagane operacje synchronizacyjne.

Opracowane rozwiązanie umożliwia wykorzystanie możliwości obliczeniowych architektur wielordzeniowych bez konieczności modyfikowania istniejącego modelu programowania PLC. Dzięki realizacji mechanizmów współbieżnego wykonywania na poziomie kompilatora możliwe jest zachowanie zgodności z językami programowania określonymi w standardzie IEC 61131-3, przy jednoczesnym wykorzystaniu równoległości dostępnej w architekturze procesora.

Praca łączy zagadnienia z zakresu architektury komputerów, systemów wielordzeniowych, synchronizacji sprzętowej, kompilatorów oraz systemów sterowania PLC.